SUMMARY

ザイリンクス社の FPGA/CPLD をご設計する際に、必要となる開発ソフトウェアの概要やそのライセンス形式に関して、多くのお客様よりお問い合わせいただくことを Q&A 形式でご説明いたします。

尚、ソフトウェアの詳細やお見積もりに関しては弊社の担当営業までお問い合わせ下さい。また、技術的なご質問は担当 FAE や弊社技術ホットラインまでお問い合わせ下さい。

INTRODUCTION

1. **FPGA／CPLD の開発環境について**
2. **それぞれの開発ソフトウェアについて**
3. **ライセンスについて**
4. **設計資産について（デザインの互換性・コンバージョン）**
5. **用語について**

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

1. FPGA／CPLD の開発環境について

Q1-1　FPGA を使用する場合は何が必要で、どのように設計するのでしょうか？

A1-1　一般的にソフトウェアとして ISE や HDL シミュレータ、ハードウェアとしてダウンロードケーブルが必要になります。また、御設計されるデザイン内容やデバック手法に依存して、その他のオプションツール（EDK、ChipScope Pro など）や 3rd Party ソフトウェアが必要になる場合があります。弊社では FPGA 設計導入トレーニング各種を実施していますので是非ご参加下さい。また、FPGA をご検討の際は、弊社までお気軽にお問い合わせ下さい。

Q1-2　CPLD を使用する場合は何が必要で、どのように設計するのでしょうか？

A1-2　一般的にソフトウェアとして ISE や HDL シミュレータ、ハードウェアとしてダウンロードケーブルが必要になります。弊社では CPLD 設計導入トレーニングを実施していますので是非ご参加下さい。また、CPLD をご検討の際は、弊社までお気軽にお問い合わせ下さい。

Q1-3　はじめて HDL を使って設計するのですが、VHDL と Verilog-HDL のいずれを選べばよいでしょうか？

A1-3　弊社のお客様がご使用されている HDL の比率で考えた場合、ほぼ半々の割合といった印象です。また、HDL としても、どちらかが優れているということはいえないです。

HDL を選択する要素としては、以下の点が挙げられます。

・所属されている会社や御部署によって使用する HDL の方針がある
・お客様の身近にどちらかの HDL を使用されている方が居る
・論理合成ツールや HDL シミュレータなどのソフトウェアが揃っている
・設計資産や IP がある

弊社ではビギナー向けに「VHDL」と「Verilog-HDL」それぞれのトレーニングを実施しています。是非ご参加下さい。

Q1-4　回路図（Schematic）での設計は出来るのでしょうか？

A1-4　はい、可能です。ISE には「ECS」と呼ぶ回路図エディタがあり、回路図エントリーをすることができます。また、3rd party のソフトウェア（例えば Aldec 社 Active-HDL など）においても回路図エディタ機能を有している場合、回路図エントリーが可能です。

しかしながら、

・PLD の大容量化・高機能化
・HDL の普及
・回路図エディタごとの互換性が無い（設計資産の継承ができない）

などの背景があり、昨今は HDL 設計を選択されるケースが多いです。

Q1-5　ABEL での CPLD 設計は可能でしょうか？

A1-5　可能です。ISE に含まれる論理合成ツール XST は ABEL をサポートしています。

Q1-6　開発ソフトウェアを試しに使ってみたいのですが？

A1-6　ザイリンクス社製の開発ソフトウェアの評価方法としては、(1)無償ソフトウェア、(2)評価版ソフトウェアの 2 つの方法がございます。いずれを選択された場合も、まずは弊社にお問い合わせ下さい。尚、弊社にて開催している導入トレーニングコースに参加いただくことを推奨いたします。

また、同様に 3rd-Party 製の開発ソフトウェアに関しても、評価プログラムを用意しております。詳細は弊社までお問い合わせ下さい。

(1) 無償ソフトウェア

ISE WebPACK 8.2i および ModelSim XE III Starter を無償ソフトウェアとして提供しております。ザイリンクスの Web からダウンロードすることも可能ですが、ファイルサイズが約 1GB もございます。弊社にて DVD をご用意しておりますので、お気軽にリクエストして下さい。

お申し込みはこちら↓（東京エレクトロンデバイス PLD ソリューション部ホームページ）

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

http://ppg.teldevice.co.jp/m_software/ise.htm#webpack

尚、無償ソフトウェアに関しては以下の制約があります。
・ユーザー登録が必要です
・開発できるデバイスの種類や大きさに制限があります
・無償ソフトウェアのため原則として、ザイリンクス社からのサポートがございません。
弊社技術ホットラインにてサポートさせていただきます。

(2) 期間限定の評価用ソフトウェア
期間限定で動作する評価用のソフトウェアを用意しております。弊社までお問い合わせ下さい。
・ISE Foundation 8.2i Evaluation（60 日評価版）
・ChipScope Pro 8.2i Evaluation（60 日評価版）
・ChipScope Pro SIOTK 8.2 Evaluation（60 日評価版）
・PlanAhead 8.1 Design Analysis Tool Evaluation（60 日評価版）
・System Generator for DSP v8.1 Evaluation（60 日評価版）

Q1-7　すぐに使えるようにしたいのですが？
A1-7　弊社では各種の導入トレーニングコースを無償にて開催しております。是非ご参加下さい。

Q1-8　5V FPGA と 3.3V FPGA のサポートについて教えて下さい。最新バージョンの ISE では、5V FPGA と 3.3V FPGA がサポートされておりません。これらのデバイスは現時点で終息（ディスコン）とはなっておりませんが、設計開発はどうすれば良いのでしょうか？
A1-8　ご指摘の通り現在の ISE では 5V FPGA、3.3V FPGA をサポートしておりません。ISE4.2 / Founation4.2 を最後にすべての 5V FPGA、3.3V FPGA に対する ISE ソフトウェアのサポートを終了させていただきました。サポート状況を以下の表にまとめておりますので、ご確認下さい。

Table　5V/3.3V FPGA をサポートする開発ツールについて

FPGA ファミリ名（電圧）	最終対応バージョン	現在のサポート状況
Spartan（5V） Spartan-XL（3.3V） XC4000E（5V） XC4000EX（5V） XC4000L（3.3V） XC4000XL（3.3V） XC4000XLA（3.3V）	ISE 4.2 Foundation 4.2	ISE Classic（無償ツール） ※ISE4.2 をベースにした開発環境。 論理合成ツールは含まれていません
XC5200（5V） XC3000A（5V） XC3000L（3.3V） XC3100A（5V） XC3100L（3.3V）	Foundation 3.1 Alliance 3.1	なし

過去の設計デザインのメンテナンスなどで対応が必要な場合は、ISE Classic（無償）をダウンロードするか、過去のソフトウェア・バージョンにてメンテナンスいただく必要があります。

◆ISE Classic（無償）の入手方法について
以下の Web に ISE Classic の情報があります。ユーザー登録後、ダウンロードが可能です。
尚、ISE Classic には論理合成ツールが含まれていませんので、HDL でのご設計の場合、3rd-Party 製の論理合成ツールが必要となります。
http://www.xilinx.co.jp/ise/logic_design_prod/classics.htm

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

2. それぞれの開発ソフトウェアについて

Q2-1　ISE とはなんでしょうか？

A2-1　ISE とは Integrated Software Environment の略で、ザイリンクスの提供する FPGA/CPLD の統合型設計環境ソフトウェアの名称です。

ISE には以下のソフトウェアが標準で含まれています。

- 論理合成ツール（XST）
- 配置配線ツール
- ダウンロードツール（iMPACT）
- CORE Generator

また、有償オプションで HDL シミュレータ（ModelSim XE）や ChipScope Pro などを提供しています。

Q2-2　ISE には幾つかの種類があるようですが、違いを教えてください

A2-2　ISE に関して簡単に示します。詳細やお見積もりに関しては弊社の担当営業までお問い合わせ下さい。

Table　ISE の種類について

名称	有償・無償	概要
ISE Foundation	有償	標準的な ISE ソフトウェア
ISE WebPACK	無償	ターゲットデバイスや機能を限定した ISE ソフトウェア。ザイリンクス Web よりダウンロード可能。
ISE Foundation Evaluation	無償	ISE Foundation の評価版。60 日間限定で動作。
ISE Classic	無償	5V FPGA / 3.3V FPGA のみをサポートした ISE ソフトウェア。ザイリンクス Web よりダウンロード可能

Q2-3　ModelSim XE とは何でしょうか？

A2-3　ザイリンクス社が提供している HDL シミュレータのことです。ModelSim XE は ModelSim Xilinx Edition の略となります。詳細につきましては、ザイリンクス社の FAQ をご参照下さい。
http://www.xilinx.co.jp/xlnx/xil_tt_faq.jsp?iLanguageID=2&sProduct=MXE+III

Q2-4　ModelSim XE Starter、ModelSim XE、ModelSim PE、ModelSim SE の違いを教えてください。

A2-4　ModelSim XE および ModelSim XE Starter はザイリンクスにて取り扱いおよびサポートしておりますが、ModelSim PE・ModelSim SE は Mentor Graphics 社にて取り扱い・サポートしております。また、有償・無償、対応 OS やライセンス形式の違い、オプション機能の違いなどがございます。以下に概要を示します。詳細につきましては、ザイリンクス社の FAQ をご参照下さい。尚、お見積もり等は弊社にお問い合わせ下さい。
http://www.xilinx.co.jp/xlnx/xil_tt_faq.jsp?iLanguageID=2&sProduct=MXE+III

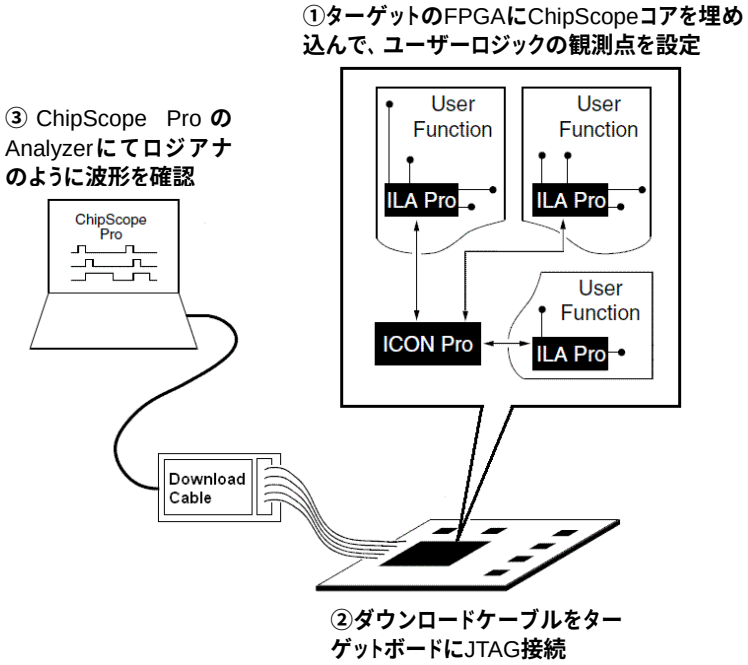
Table　ModelSim の比較

	ModelSim XE Starter	ModelSim XE	ModelSim PE	ModelSim SE
供給元	ザイリンクス社	ザイリンクス社	Mentor Graphics 社	Mentor Graphics 社
有償無償	無償	有償	有償	有償
サポート OS	Windows のみ	Windows のみ	Windows/Linux	Windows/Linux/UNIX
フローティングライセンス	なし	なし	オプション	あり
行数制限	10,000	40,000	無制限	無制限
VHDL/Verilog 混合シミュレーション対応	なし	なし	オプション	あり
SWIFT 対応	なし	なし	オプション	あり

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

Q2-5　ChipScope Pro とは何でしょうか？

A2-5　ISE に追加するデバックオプション機能です。ChipScope Pro は FPGA の動作検証をするためのインターナル・ロジック・アナライザです。Virtex 以降にリリースされた FPGA にて使用することが可能です。FPGA のデザインに ChipScope コアを埋め込み、JTAG ケーブル経由で PC に内部ノードを表示させます。ChipScope コアを埋め込むため FPGA のロジックとブロック RAM を使用します。



Q2-6　ChipScope Pro SIOTK とは何でしょうか？

A2-6　ChipScope Pro Serial I/O Toolkit（シリアル IO ツールキット）のことです。これは、単体で動作するソフトウェアではなく ChipScope Pro に追加するオプション機能です。Virtex-4FX の RoketIO MGT のデバックやセットアップに使用するソフトウェアです。Virtex-II Pro の RoketIO MGT には対応していません。

Q2-7　PlanAhead とは何でしょうか？

A2-7　ISE に追加する FPGA のフロアプラン支援オプション機能です。「プランアヘッド」と呼びます。

Q2-8　EDK とは何でしょうか？

A2-8　EDK とは Embedded Development Kit の略で「エンベデッド開発キット」のことです。Virtex-4FX や Virtex-IIPro に搭載された「IBM PowerPC 405」ハードウェア・プロセッサや、Virtex シリーズや Spartan-II / Spartan-3 などの FPGA に組み込める「MicroBlaze」ソフトウェア・プロセッサを設計するための環境です。EDK には以下のものが含まれます。

- Xilinx Platform Studio (XPS)
- GNU ソフトウェア開発ツール
- ペリフェラル IP（評価版コアおよび無償コア）
- MicroBlaze

尚、EDK だけでは FPGA の配置配線はできません。ISE が必要になります。

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

Q2-9　System Generator for DSP とは何でしょうか？

A2-9　FPGA にて DSP デザインを設計する場合に使用すると便利なソフトウェアです。System Generator for DSP、単体で動作するソフトウェアではなく、MathWorks 社の MATLAB/Simulink が必要となります。尚、System Generator for DSP は「System Generator（システムジェネレータ）」と呼ぶことや、単に「SysGen（シスジェン）」と呼ぶこともあります。

尚、System Generator for DSP だけでは FPGA の配置配線はできません。ISE が必要になります。

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

3. ライセンスについて

Q3-1　ISE ソフトウェアのライセンス期間について教えてください

A3-1　ISE は 12 ヶ月の TBL（Time Based License）となります。TBL 締結期間中に ISE がメジャーアップデートされた場合、お手元に新しいバージョンのソフトウェア（DVD メディア）が届きます。1 年経過する前にザイリンクス社から TBL 継続の手続き依頼が来ますので再度、継続手続きをして頂く事をお薦め致します。尚、継続の際は、再度 12 ヶ月の TBL となり、更新料が発生いたします。

Q3-2　ISE を使用するために、ハードウェア Key（ソフトウェアを使用するためにパラレルポートや USB ポートに物理的に差し込む Key のこと。ドングル Key とも呼びます）が必要なのでしょうか？

A3-2　いいえ、必要ございません。ISE にはハードウェア Key は不要です。

Q3-3　ISE にはライセンスファイルが必要なのでしょうか？

A3-3　いいえ、必要ございません。以前のザイリンクス開発ツールではライセンスファイル（license.dat）を参照しないとソフトウェアが起動しない仕組みでした。しかし、現在の ISE ではインストールするだけでソフトウェアを使用することが可能です。但し、ISE のインストールに際しては必ずユーザー登録を行い、「登録 ID」を入手の上、ISE をインストールしていただく必要があります。

Q3-4　ISE はフローティングライセンスがあるのでしょうか？

A3-4　いいえ、ございません。A3-3 の通り、ライセンスファイルが不要です。その為、フローティングライセンスの概念がありません。

Q3-5　ISE を複数の PC にインストールしても良いのでしょうか？

A3-5　複数の PC にインストールすることは可能です。ですが、ライセンス契約上の条件があります。「ソフトウェアの使用は、ライセンスを持つユーザーのみに限られます。また、ライセンスを持つユーザーが複数のコンピュータにソフトウェアをインストールする場合、同時に使用しないことが前提となります。」詳しくは ISE インストール時に表示される ISE ライセンス契約書の内容をご確認下さい。

Q3-6　ModelSim XE のライセンス期間について教えてください

A3-6　ModelSim XE は 12 ヶ月の TBL（Time Based License）となります。1 年経過する前にザイリンクス社から TBL 継続の手続き依頼が来ますので再度、継続手続きをして頂く事をお薦め致します。尚、継続の際は、再度 12 ヶ月の TBL となり、更新料が発生いたします。

Q3-7　ModelSim XE にはハードウェア Key が必要なのでしょうか？

A3-7　ご購入された ModelSim XE のライセンス形式によって必要となります。以下の 3 種類のライセンス形式があります。

(1) イーサネット・ライセンス
PC のイーサネットアダプタアドレス（MAC アドレス）に対してライセンスを発行。使用可能な PC は 1 つの PC に限定されます。イーサネットアダプタ自体がハードウェア Key の役割をします。

(2) USB ドングル・ライセンス
USB 形式のハードウェア Key に対してライセンスを発行。ハードウェア Key に対してライセンスが発行されているので、1 つの PC に限定せずに使用可能です。

(3) パラレルドングル・ライセンス
パラレルポート形式のハードウェア Key に対してライセンスを発行。ハードウェア Key に対してライセンスが発行されているので、1 つの PC に限定せずに使用可能です。

Q3-8　ModelSim XE にはライセンスファイルが必要なのでしょうか？

A3-8　はい、必要です。ISE とは異なり、ModelSim XE ではライセンスファイル（license.dat）を参照しないとソフトウェアが起動しない仕組みとなっております。このライセンスはご購入された ModelSim XE の種類によってライセンス管理方法が異なります。

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

Q3-9　ModelSim XE はフローティングライセンスがあるのでしょうか？

A3-9　いいえ、ございません。ModelSim XE はノードロック形式のライセンスのみをサポートしています。ハード Key を使いまわすことで、複数の PC で使用させることは可能です。
フローティングライセンスは ModelSim XE ではサポートされておりませんので、ModelSim PE（オプション）や ModelSim SE をご検討いただく必要があります。

Q3-10　ModelSim XE Starter（無償版）にはハードウェア Key が必要なのでしょうか？

A3-10　不要です。ModelSim XE Starter はハードディスクのボリュームシリアル番号に対してライセンスを発行しています。但し、後述の通り、ライセンスファイルは必要となります。

Q3-11　ModelSim XE Starter（無償版）にはライセンスファイルが必要なのでしょうか？

A3-11　はい、必要です。ISE とは異なり、ModelSim XE ではライセンスファイル（license.dat）を参照しないとソフトウェアが起動しない仕組みとなっております。

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

4. 設計資産について（デザインの互換性・コンバージョン）

※この章では概要を示します。詳細に関しては弊社技術ホットラインまでお問い合わせ下さい。

Q4-1　いままで主に競合メーカの PLD を使用していました。ザイリンクスの FPGA/CPLD への移行を検討しておりますが、設計資産を ISE に移植することは可能でしょうか？

A4-1　設計資産が HDL ベースであれば比較的簡単に移行ができると考えられます。注意すべき点として「競合メーカ固有のプリミティブ記述」や「競合メーカ固有の IP コア」などが挙げられます。競合メーカからの置き換えに関しては、まずは、弊社の担当営業や担当 FAE までご相談下さい。設計資産が HDL ベースではなく、回路図ベースである場合もご相談下さい。

Q4-2　ISE と呼ばれる前の「旧 Foundation シリーズ」にて作成した HDL ベースの設計プロジェクトがあります。設計資産を ISE に移植することは可能でしょうか？

A4-2　ISE に移植することは可能です。但し、旧 Foundation シリーズで作成した設計プロジェクトをそのまま ISE のプロジェクトとして使用することはできません。ISE で新規にプロジェクトを作成し、HDL ソースを取り込んでいただく必要があります。いずれにせよ、旧 Foundation と ISE のオペレーションは異なりますので、弊社のトレーニングにご参加下さい。

Q4-3　ISE と呼ばれる前の「旧 Foundation シリーズ」にて作成した回路図ベースの設計プロジェクトがあります。設計資産を ISE に移植することは可能でしょうか？

A4-3　申し訳ございませんが、旧 Foundation シリーズで作成した回路図データは ISE の回路図データとの互換性がありません。以下のいずれかをご検討いただく必要があります。

- ・ISE にて新規で回路図エントリーをする
- ・3rd-Party ツール「Aldec 社の Active-HDL」を使用する。（旧 Foundation の回路図データを取り込むことが可能です。）

まずは、弊社の担当営業や担当 FAE までご相談下さい。

Q4-4　ISE と呼ばれる前の「M1 / Design Manager」にて配置配線した設計プロジェクトがあります。設計資産を ISE に移植することは可能でしょうか？

A4-4　まずは、ターゲットデバイスが ISE にてサポートされているか確認して下さい。ISE の配置配線管理と M1 / Design Manager の配置配線の管理方法は異なっておりますので、ISE で新規にプロジェクトを作成し、EDIF ソースを取り込んでいただく必要があります。尚、M1 / Design Manager と ISE のオペレーションは異なりますので、弊社のトレーニングにご参加下さい。

Q4-5　XACTstep 6.0.1/5.2.1（かなり以前のザイリンクス開発ソフトウェア）の頃に作成した設計プロジェクトがあります。設計資産を ISE に移植することは可能でしょうか？

A4-5　HDL ベースでの設計ではない限り、単純にコンバージョンできない可能性が高いです。また、ターゲットデバイスが古いデバイスであり、現在の ISE にてサポートされていない可能性もあります。
お手数ですが、下記の情報と共に弊社担当 FAE あるいは弊社技術ホットラインまでお問い合わせ下さい。

- ・XACTstep 6.0.1/5.2.1 にてターゲットにされているデバイスの型番
- ・デザインのエントリー方法（HDL ベース or 回路図ベース）
- ・現在ご検討されているデバイスの型番

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

5. 用語について

Q5-1　HDL とは何でしょうか？

A5-1　HDL とは Hardware Description Language の略で、すなわち「ハードウェア記述言語」のことです。ソフトウェアを開発するときの開発言語として C+や BASIC などがあるのと同様に、ハードウェアを開発する為の言語として HDL があります。HDL はハードウェア記述言語の総称であり、主流の HDL としては「**VHDL**」や「**Verilog-HDL**」があります。

Q5-2　論理合成 とは何でしょうか？

A5-2　HDL をターゲットデバイス用のネットリスト（例えば、EDIF や NGC）に変換する処理のことです。
論理合成ツールとはこの処理を行うソフトウェアを示します。論理合成は別称として、単に「合成」と呼ぶことや、「Synthesis（シンセシス）」などとも呼ぶことがあります。ISE に含まれる論理合成ツールは XST です。3rd-Party 製の論理合成ツールには Synplicity 社の Synplify や Mentor Graphics 社の Precision Synthesis などがあります。

Q5-3　XST とは何でしょうか？

A5-3　ザイリンクス社が開発した論理合成ツールのことです。Xilinx Synthesis Technology の略です。
XST は ISE に含まれております。

Q5-4　ECS とは何でしょうか？

A5-4　ISE に含まれる回路図エディタのことです。回路図エントリーを行う際などに使用することができます。
また、XST による論理合成後の回路図ビューアーとしても機能します。

Q5-5　インプリメンテーション とは何でしょうか？

A5-5　Implementation（インプリメンテーション）のことです。論理合成以降の FPGA データの生成をする一連のプロセスを示します。単に「インプリ」と呼ぶことや、「配置配線」（広義）と呼ぶこともあります。ISE のメイン機能となります。インプリメンテーションには以下の処理があります。

プログラム名	概要
Translate（ngdbuild）	入力ネットリストや制約ファイルを結合し、中間ファイル（NGD ファイル）を生成するプログラム
MAP	ターゲットデバイスのリソース（LUT や FF、ブロック RAM、IOB など）に最適化してパッキングするプログラム
Place and Route（PAR）	配置配線（狭義）するプログラム。MAP にて生成されたデータをデバイスリソースに実際に配置し、その後、配線を実施します。
BitGen	コンフィギュレーション用に Bit ファイルを生成するプログラム
Generate Static Timing（TRACE）	MAP 終了時の仮配線でのスタティックタイミング解析、ならびに PAR 終了時の配線遅延情報が含まれたスタティックタイミング解析

Q5-6　HDL シミュレータ とは何でしょうか？

A5-6　VHDL や Verilog-HDL 用のシミュレータのことです。ファンクション・シミュレーション（HDL にて記述したソースコードが意図した動作になっているかを検証）、ゲートレベル・シミュレーション（論理合成した結果が意図した動作になっているかを検証）、タイミング・シミュレーション（配置配線後の遅延情報を加味した検証）を実施する際に使用するソフトウェアです。ザイリンクス社が提供している HDL シミュレータとして ModelSim XE などが挙げられます。3rd-Party 製の HDL シミュレータには Mentor Graphics 社の ModelSim PE/SE や Aldec 社の Active-HDL などがあります。

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

Q5-7　フィッティング とは何でしょうか？

A5-7　主に CPLD を配置配線することを Fitting（フィッティング）と呼びます。また、CPLD の配置配線ツールを Fitter（フィッター）と呼びます。

Q5-8　TBL とは何でしょうか？

A5-8　Time Based License の略です。ザイリンクス社の開発ソフトウェアは 12 ヶ月間のライセンス契約を結ぶ形式となります。ソフトウェアの所有権はザイリンクス社にあり、ソフトウェアを使用する非独占的ライセンスを、ソフトウェアの購入時またはその年次更新時から 1 年間お客様に付与する形式となります。

Q5-9　MicroBlaze とは何でしょうか？

A5-9　ザイリンクス社が提供している 32bit RISC のソフトウェア・プロセッサ IP のことです。「マイクロブレーズ」と読みます。Spartan-II 以降の FPGA に組み込むことが可能です。MicroBlaze は EDK を購入すると入手することが可能です。EDK には「MicroBlaze ソフトウェア・プロセッサ IP」、「無償ペリフェラル IP」、「プロセッサ開発環境：Xilinx Platform Studio (XPS)」が含まれます。

Q5-10　CORE Generator とは何でしょうか？

A5-10　ザイリンクス社が提供している IP ジェネレータです。CORE Generator は ISE に含まれております。単に Coregen（コアジェン）と呼ぶ場合もあります。

Q5-11　iMPACT とは何でしょうか？

A5-11　ISE に含まれる FPGA/CPLD/PROM へデータをダウンロードするソフトウェアです。「インパクト」と読みます。実際にダウンロードする際にはダウンロードケーブル（ハードウェア）が必要です。

(c) Copyright 2000, TOKYO ELECTRON DEVICE LIMITED, All Rights Reserved.

更新履歴

2004/11/04　Rev.1.0　初版リリース

2006/11/13　Rev.2.0　体裁変更。全面改版。

本書に記載されている会社名、製品名は、各社の商標または登録商標です。
本書の内容は予告なしに変更されることがあります。
東京エレクトロンデバイスは、記載内容の誤りその他本書から生じたお客様の特別損害、付随的損害、派生的損害につきましては、これを賠償する責任を負担いたしかねますのでご了承願います。
本書の全部または一部を無断で複写、転載を禁じます。

東京エレクトロンデバイス株式会社
PLDソリューション部
神奈川県横浜市都筑区東方町1